

## Start af nyt schematic projekt i Quartus II

Det følgende er ikke fremstillet som en brugsanvisning der gennemgår alle de muligheder der er omkring oprettelse af et Schematic projekt i Quartus II men kun som en enkelt måde at komme i gang på. Dokumentet udleveres som en Word file til eleven således at han/hun selv kan fremstille en mere fuldstændig brugsanvisning som en del af sit portofolio.

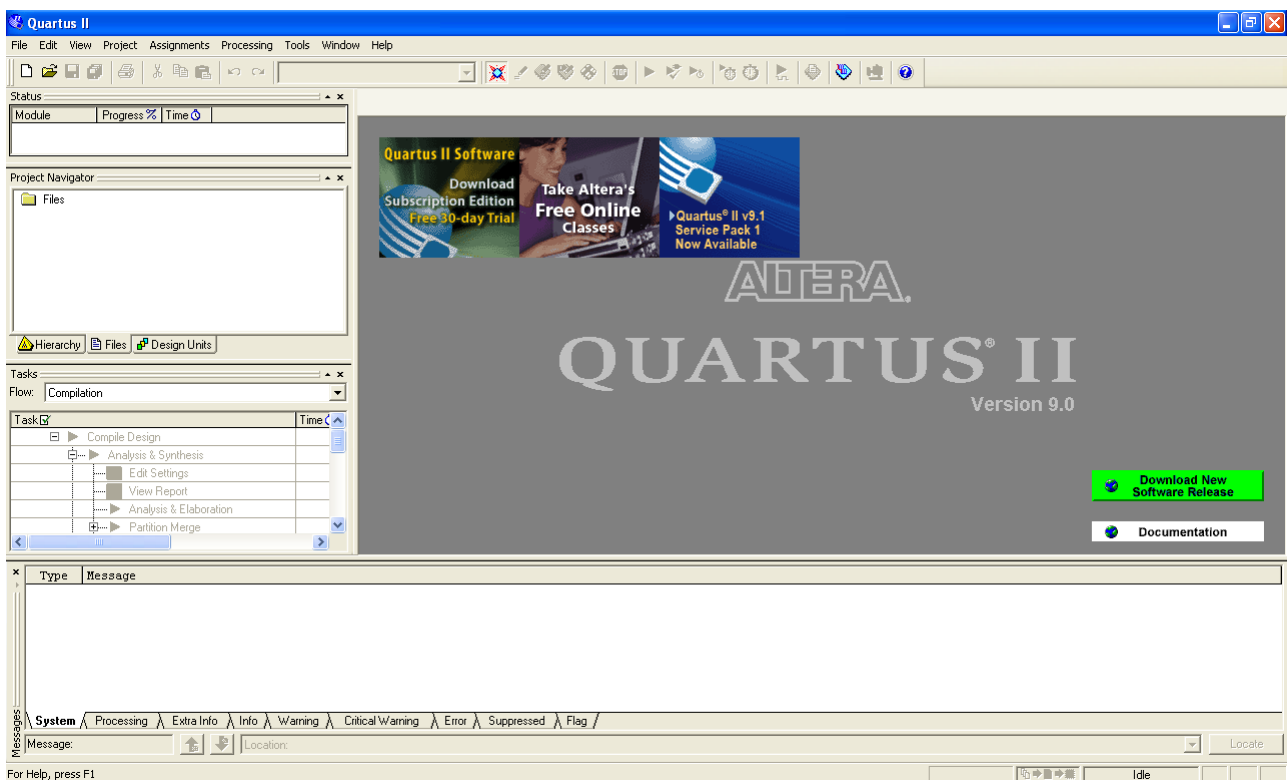
Ole Rasmussen 2010

Start af nyt projekt.

Et hvert kredsløb er i Quartus II er et projekt for sig selv der har sin egen mappe. Hver gang du startet på at designe et nyt kredsløb skal du oprette en ny mappe til kredsløbet/projektet. Quartus II holder styr på alle de files der hører til dit kredsløb inden for den mappe du har oprettet til dit kredsløb/projekt.

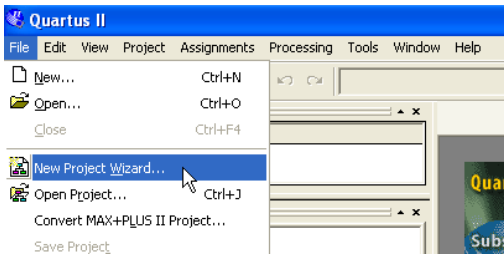
Du skal nu oprette et projekt til et kredsløb. Hvad kredsløbet gør eller kan brugstil er lige gyldigt. Det følgende en opskrift på hvordan kredsløbet designes og dets logiske funktion afprøves.

## Start Quartus II

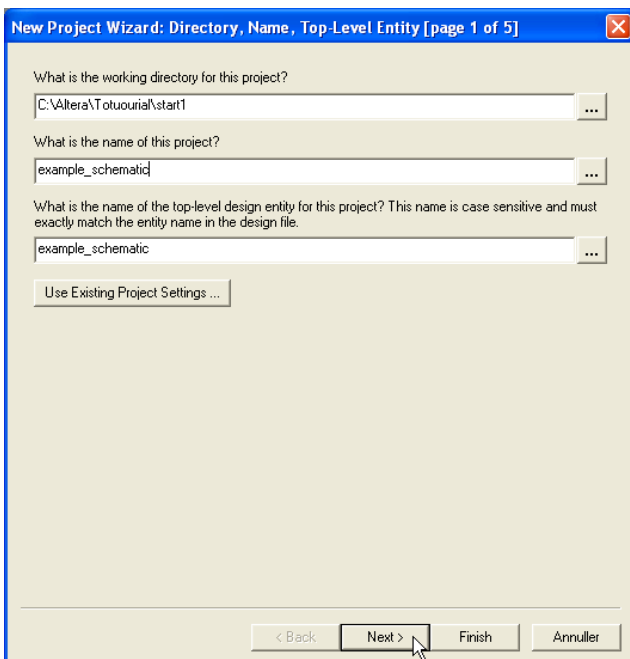


Din skærm ser nu ud som ovenfor.

Vælg nu: **File > New Projekt Wizard**



Nu åbnes menuen nedenfor. Du skal oprette en mappe til projektet med navnet start1, mappen skal placeres under mappen tutorial der sikkert allerede findes. Hvis vi angiver en mappe til vores projekt der ikke findes kan Quartus II oprette den.

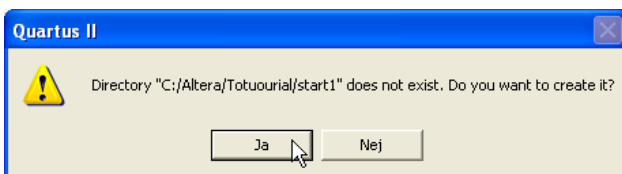


C:\Altera\Totuourial\start1

example\_schematic

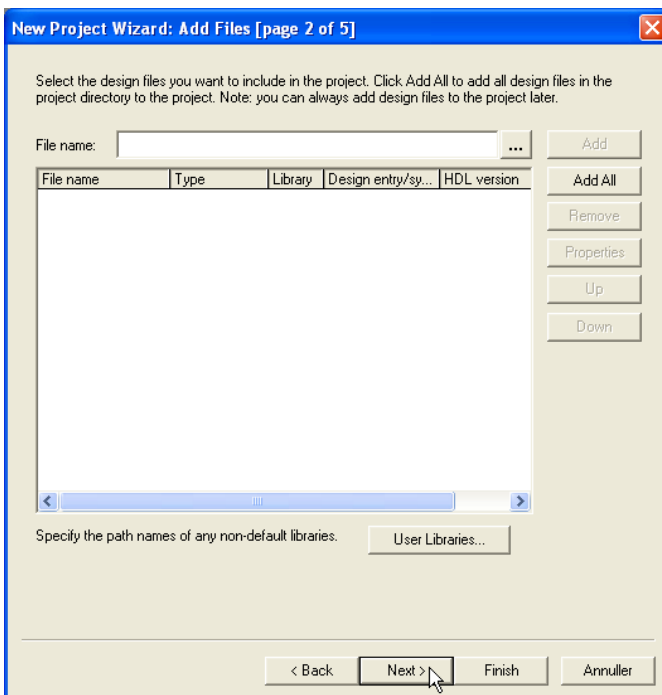
læg mærke til teksten over ruden, ikke noget med at bruge store og små i flæng navnene skal være helt ens.

Tryk på > **Next**

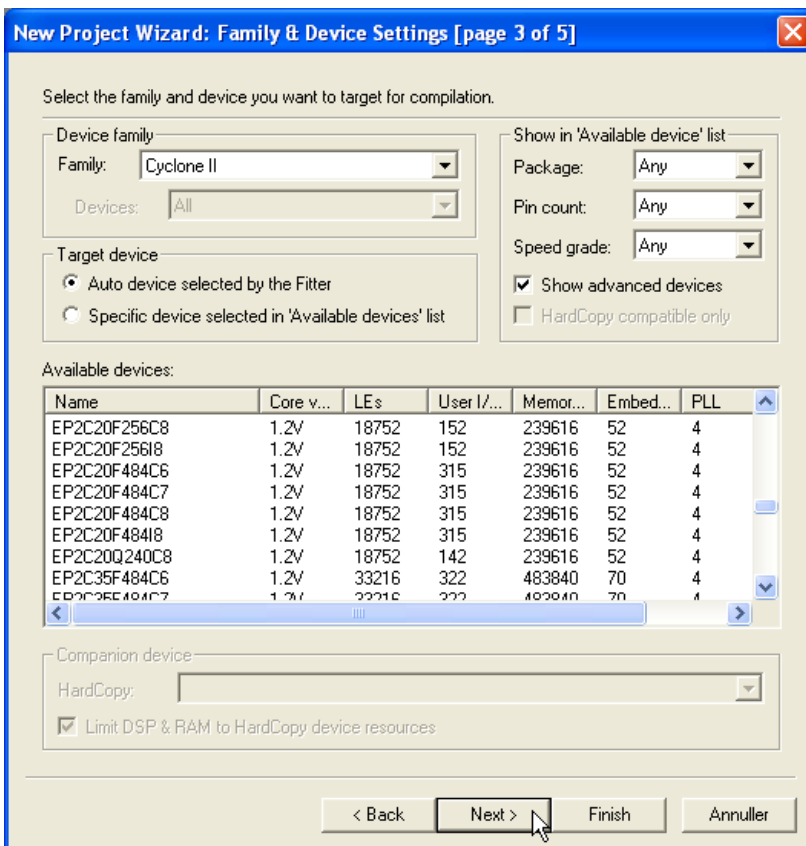


Quartus II opretteter nu mappen hvis du svarer ”Ja” og det gør du.

Du bliver nu spurgt om der er eksisterende designs der skal være en del af dit projekt, det er der ikke denne gang.



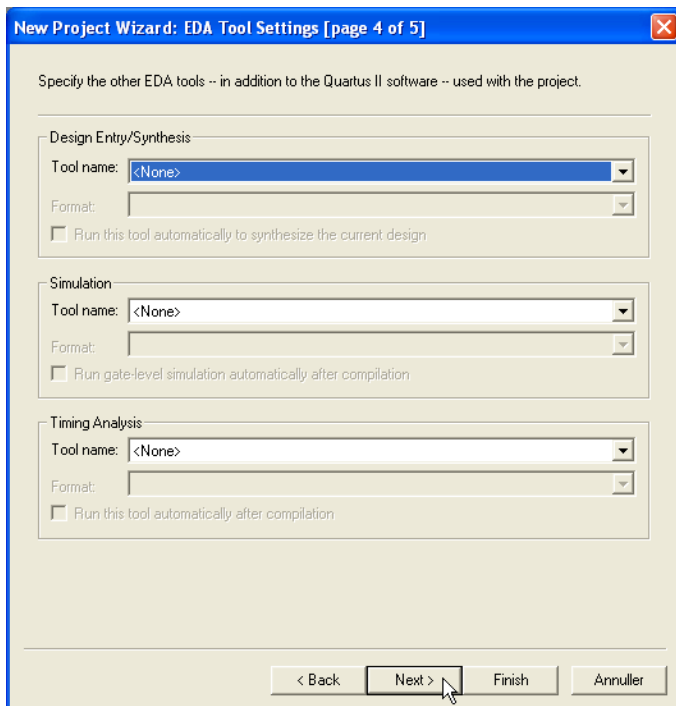
Tryk > Next



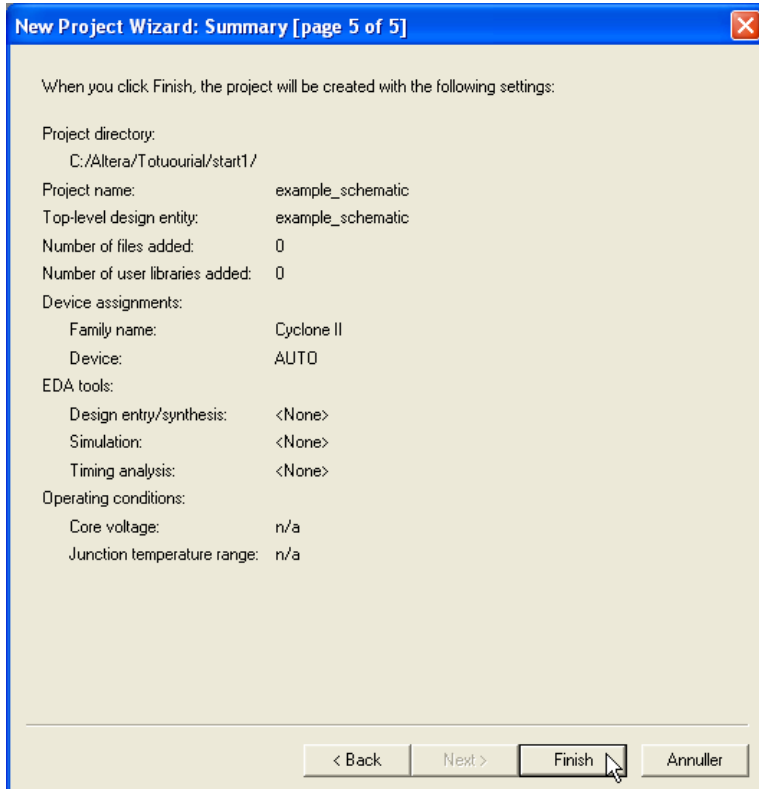
Du bliver nu spurgt om hvilken kreds fra Altera du vil bruge. Dette er ikke særlig vigtig nu, bare du vælger Device family til "Cyclone II" og target device til "Auto device selected by filter".

Tryk > Next

Du bliver nu spurgt om du vil bruge "CAD tools" fra andre leverandører og det vil du ikke. Der er flere programmer på markedet der kan bruges til hjælp ved design af FPGA kredse men du skal kun bruge Quartus II. (CAD står her for "Electronic Design Automation")



Tryk på > Next

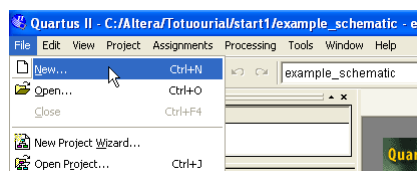


Du er nu færdig med oprettelsen af projekt og projekt mappe.

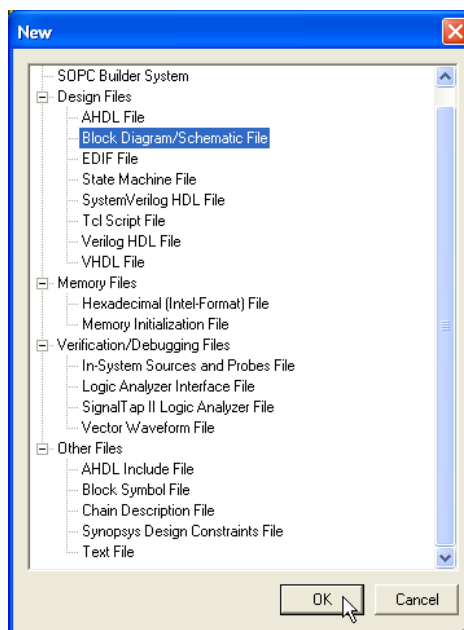
Der er to metoder til design af kredsløbet ”schematic capture” som er tegning af et diagram eller ”VHDL code” (Very High speed integrated circuit hardware Description Language) der er en beskrivelse af kredsløbet vha. et programmeringssprog der er udviklet til formålet. Du skal tegne kredsløbet i det der hedder en ”Block Editor”

Du skal designe kredsløbet for det boolske udtryk:  $f = a\bar{b} + bc$

Brug af Block Editor.



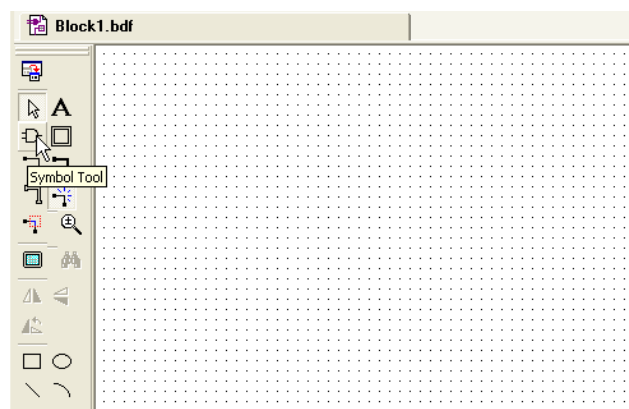
Der skal nu oprettes en file til dit diagram (scematic)



Vælg **Block Diagram/Schematic File**

Tryk > **OK**

Højreside af skærmen se nu ud som neden for.



Der er værktøjer til venstre og en flade til at tegne på.

Du skal nu indsætte logiksymbolerne, tryk som vist på > **Symbol Tool**

Tryk på "+" tegnene til du finder en AND gate med to indgange.

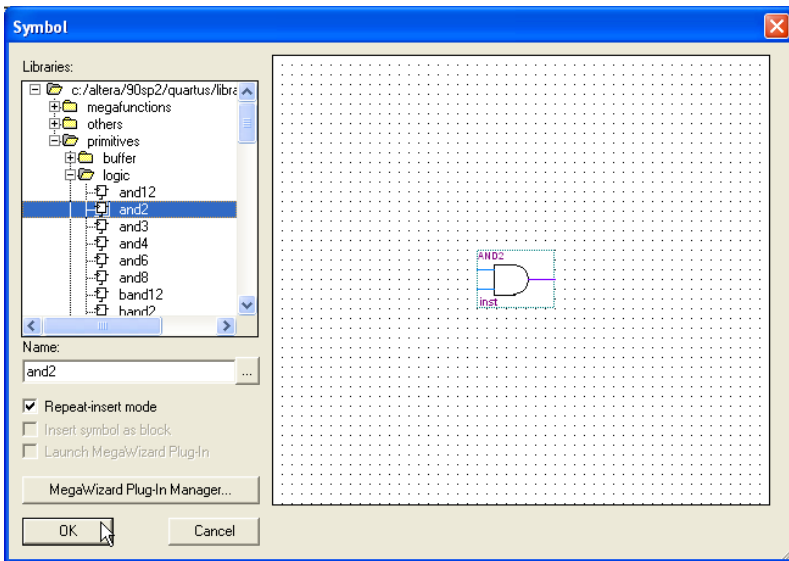
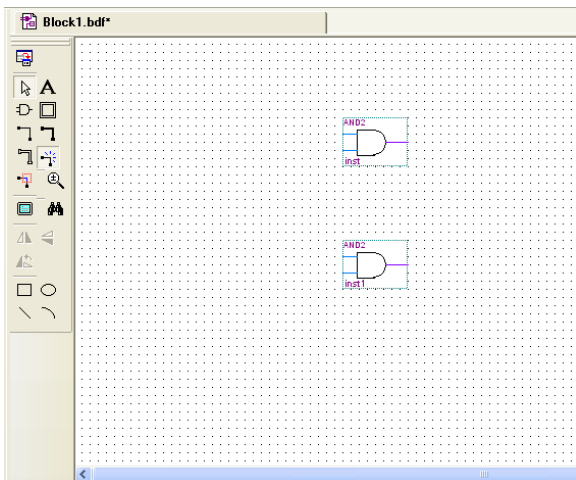


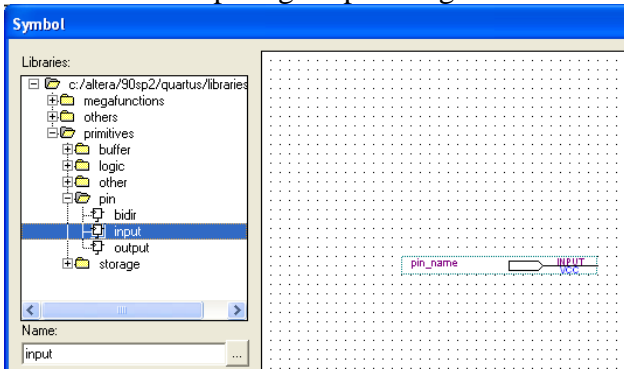
diagram.

Tryk > **OK** og plaser to gates på dit



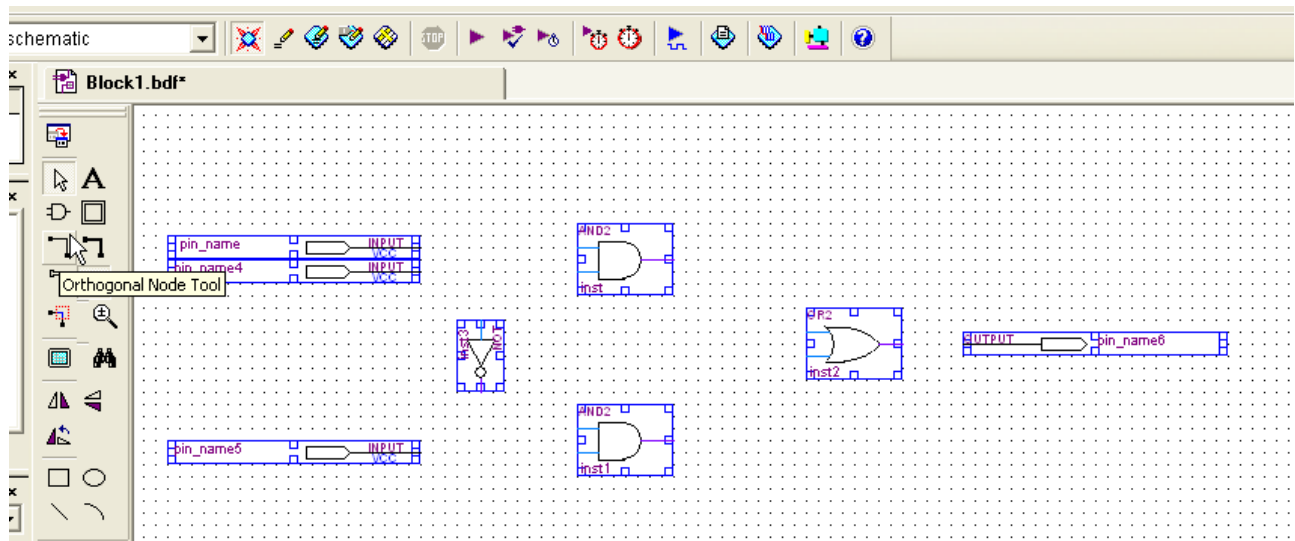
Vinduet med symboler kan også vælges ved at dobbelt klikke inde i diagrammet.

Terminaler til input og output vælges som vist neden for.

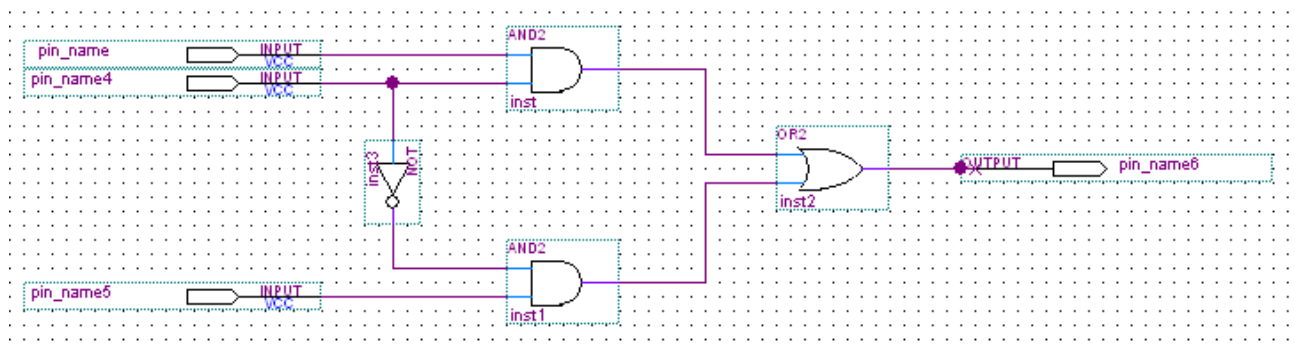


Indsæt ben til input og output.

Plaser de nødvendige ”komponenter” som bliver vist nedenfor.

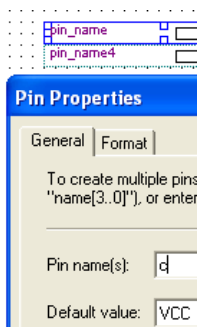


Og vælg værktøjet ”Orthogonal Node Tool” som vist ovenfor. Du kan nu forbinde de viste gates, input og output. Dette kræver lidt øvelse.



Indgange og udgange skal nu navngives i forhold til det boolske udtryk.  $f = \bar{a}b + bc$

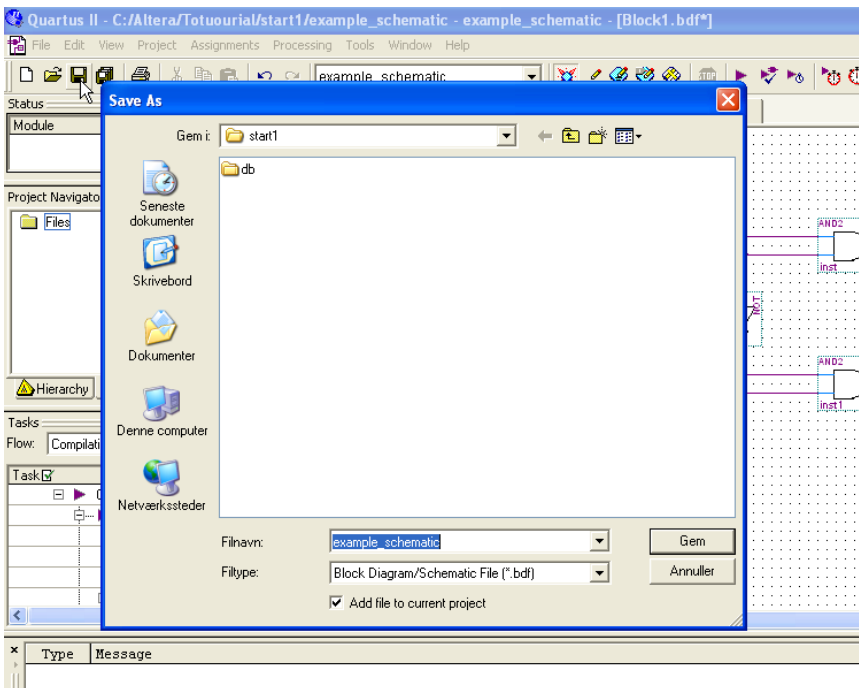
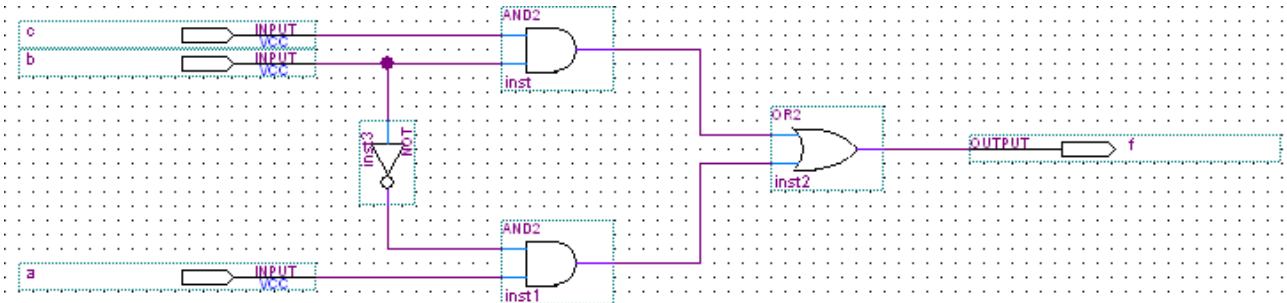
Peg med musen på ”pin\_name” dobbelt klik, gør som neden under og tryk > **Ok**



Navngiv alle ind og udgange som vist næste side.



Det færdige Schematic.



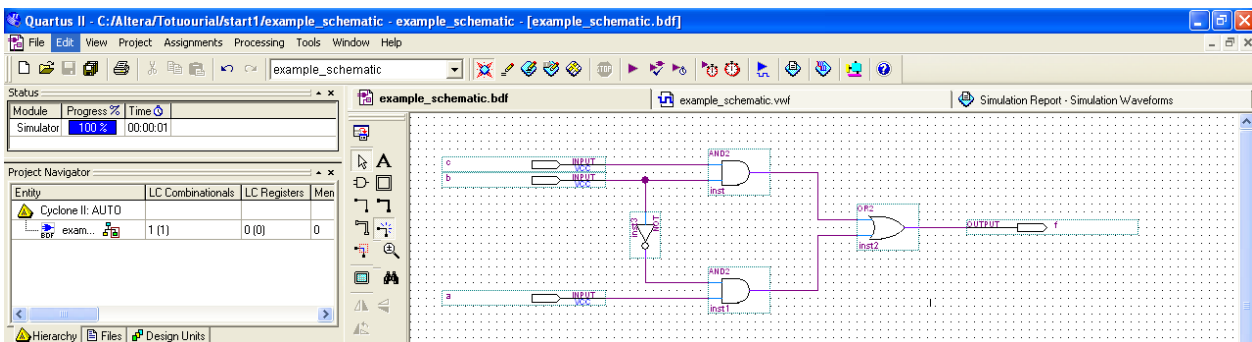
Du skal nu gemme dit design.

Tryk på ikonet med disken, "Save As" vinduet åbner og foreslår filnavnet: "example\_schematic.bdf"

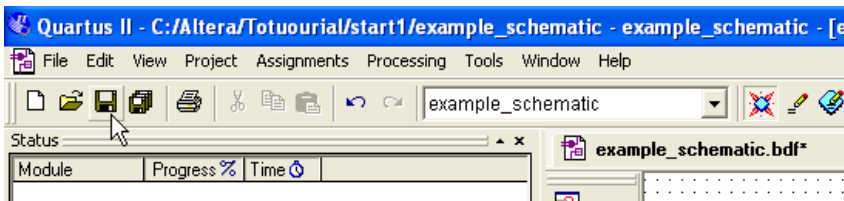
Læg mærke til fluebenet i "Add files to current projekt", først nu bliver denne file en del af projektet.

Tryk > Gem

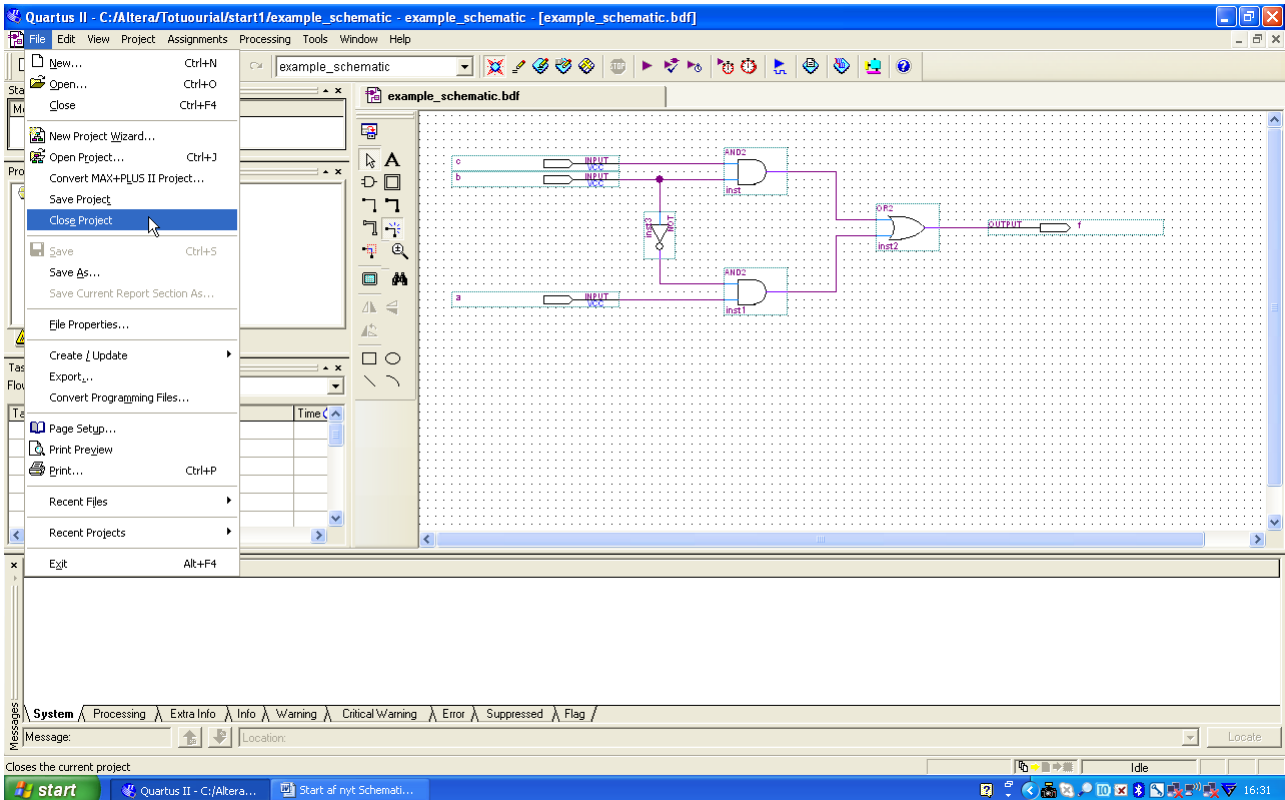
Skriv lidt notater på billedet neden for som lidt forklaring til hvad billedet viser.



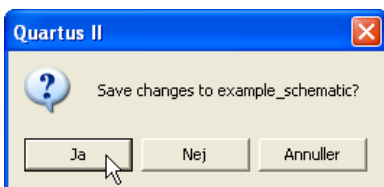
Du skal nu sørge for at alt er gemt.



Hvis du ikke selv har husket at gemme dine ændringer får du lige en påmindelse.

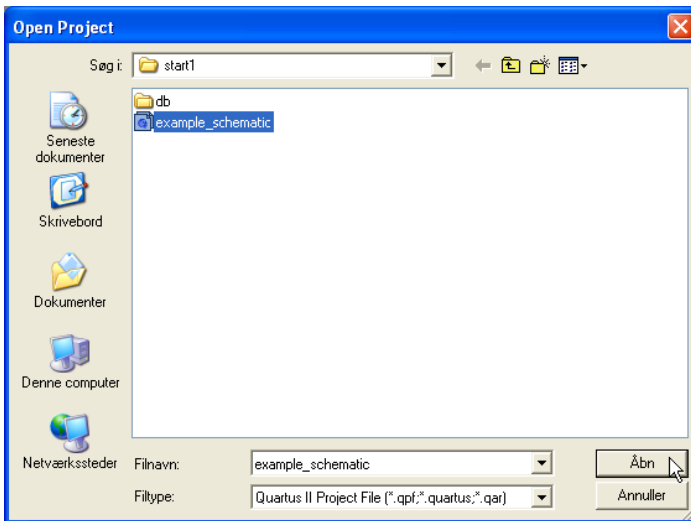
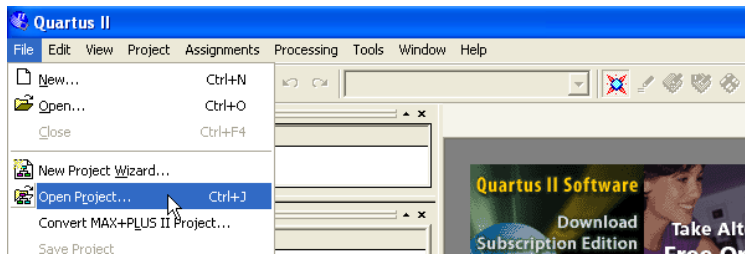


Hvis du ikke selv har husket at gemme dine ændringer får du lige en påmindelse.

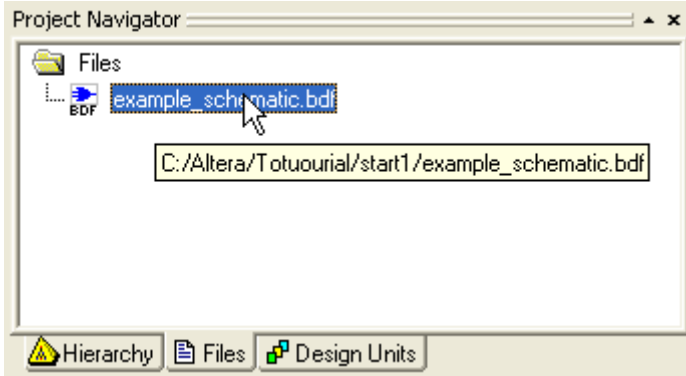


**Gå til Pause.**

Genstart af projekt.



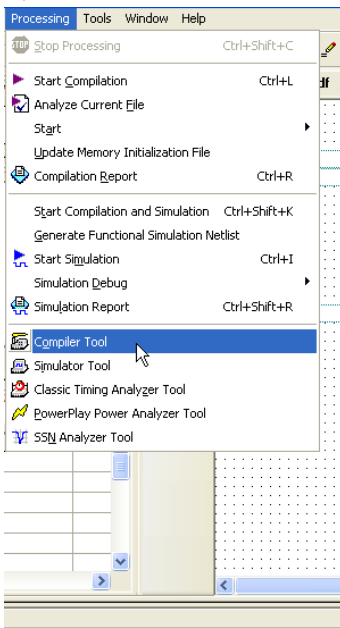
Vælg files i **Projekt Navigator** vinduet.



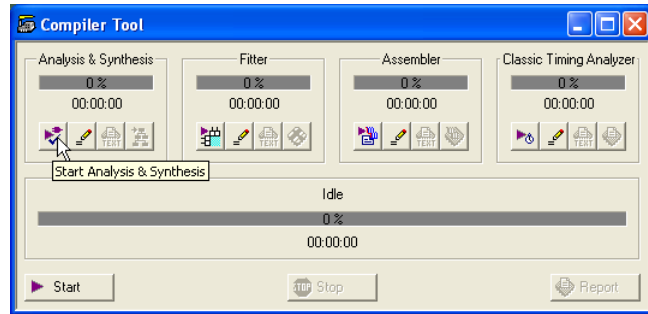
Dobbelt klik og alt er som da du forlod dit projekt.

Synthesizing

1.

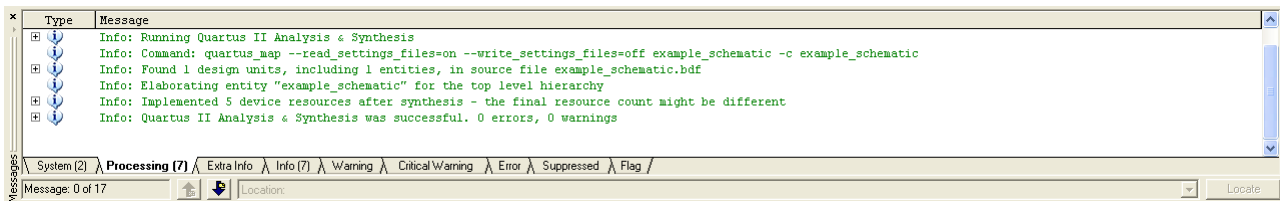
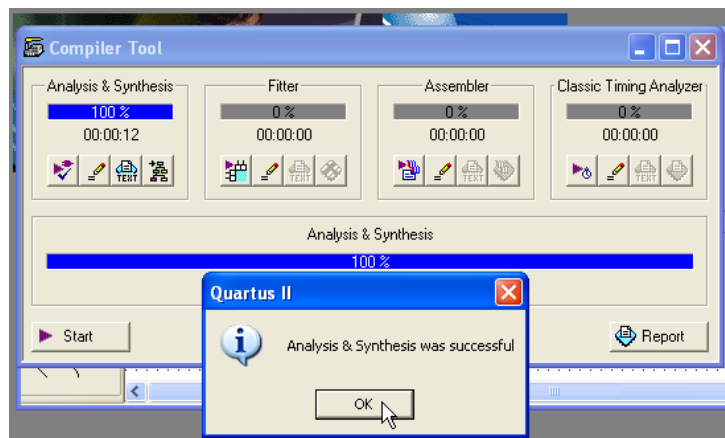


2.



Denne proces kan tage lang tid, vent tålmodigt

3.



**Bemærk: Info: Quartus II Analysis & Synthesis was successful. 0 errors, 0 warnings**

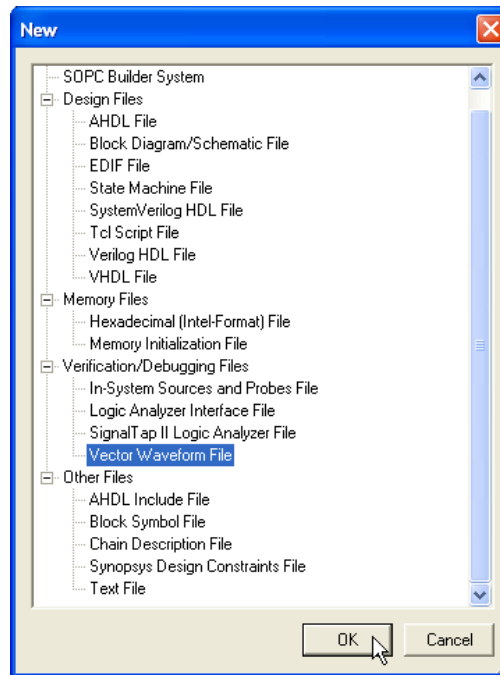
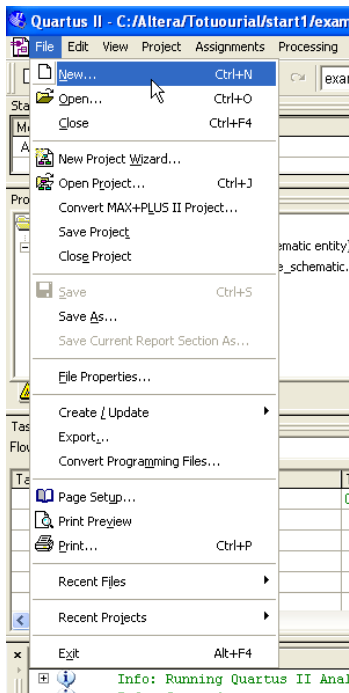
Simulering af dit kredsløb.

Quartus II indeholder et simuleringsværktøj som kan simulere funktionen af dit kredsløb. Inden kredsløbet kan simuleres skal der tegnes et pulsskema der beskriver input og output signaler, pulsskemaet kaldes også kredsløbets *test vektorer*. Du skal bruge Quartus II Waveform Editor til at tegne test vektorerne i.

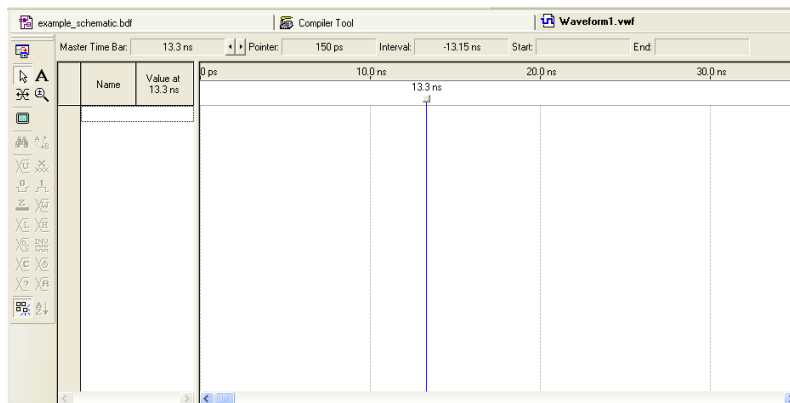
Test vektorerne er en file for sig selv.

1.

2.

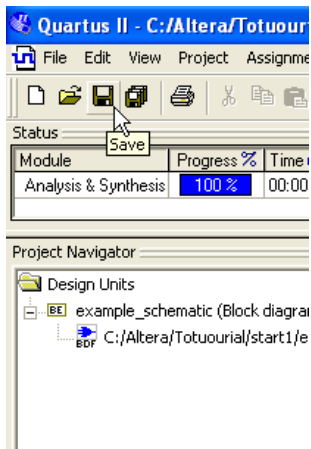


3.

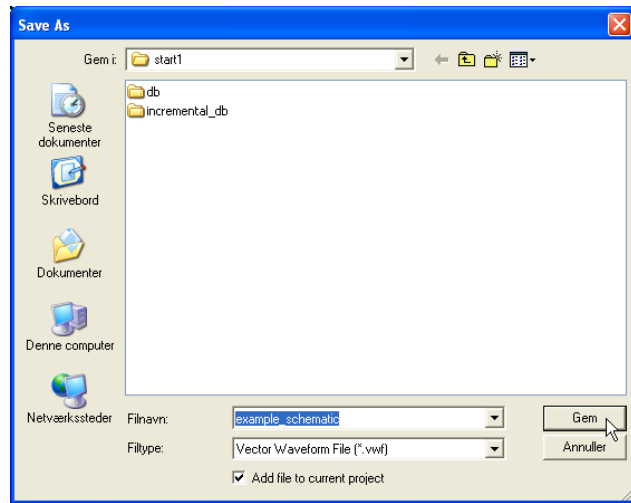


Den nye file skal nu gemmes.

1.



2.

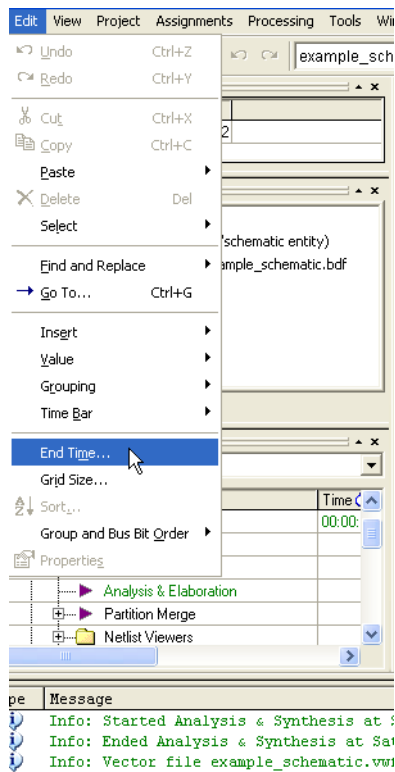


Læg mærke til at den aktive file nu er: **example\_schematic.vwf**

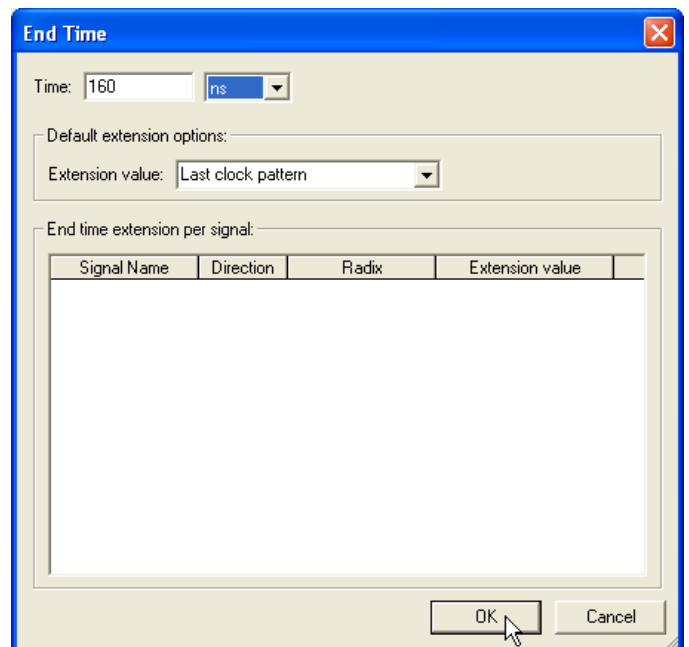
Quartus II - C:/Altera/Totouorial/start1/example\_schematic - example\_schematic - [example\_schematic.vwf]

Simuleringen af kredsløbet skal i dette tilfælde sættes til 160n sekunder.

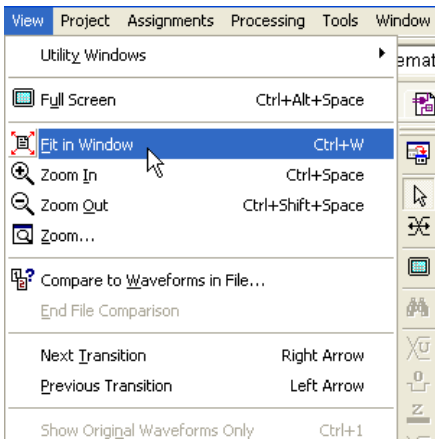
1.



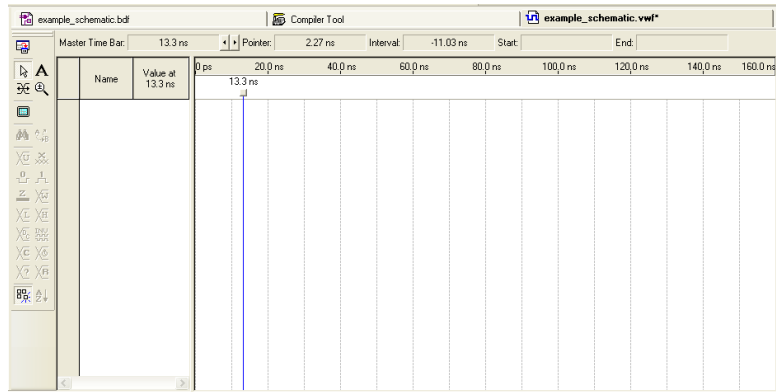
2.



Det valgte tids domæne kan imidlertid ikke være i vinduet så du skal nu ændre forholdet i vinduet.

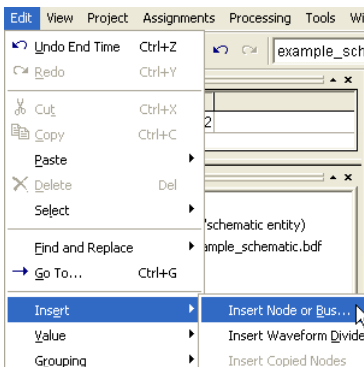


Nu er der plads til 160ns i vinduet



Der skal nu tildeles input og output navne i forhold til dit design (kredsløb). Til dette bruger du ”Node Finder”. Gør som vist neden for.

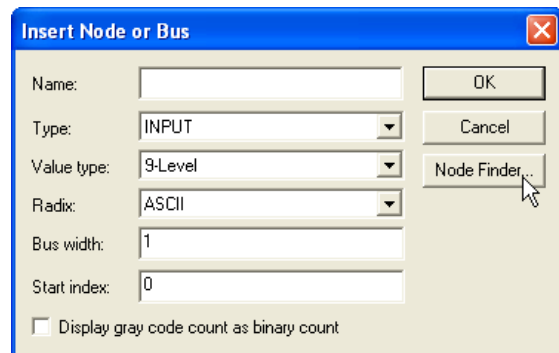
1.



Det er muligt at skrive navnene på input og output men er nærmere at bruge **Node Finder**

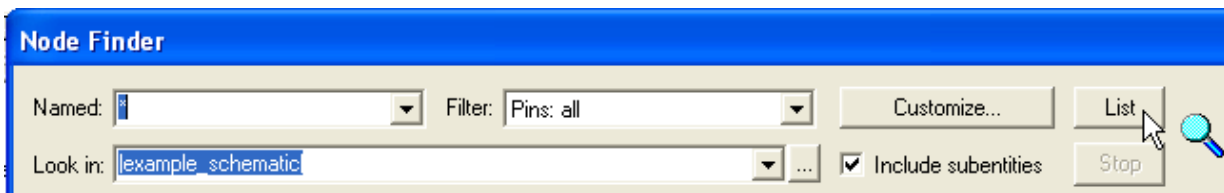
Gør som vist til højre.

2.

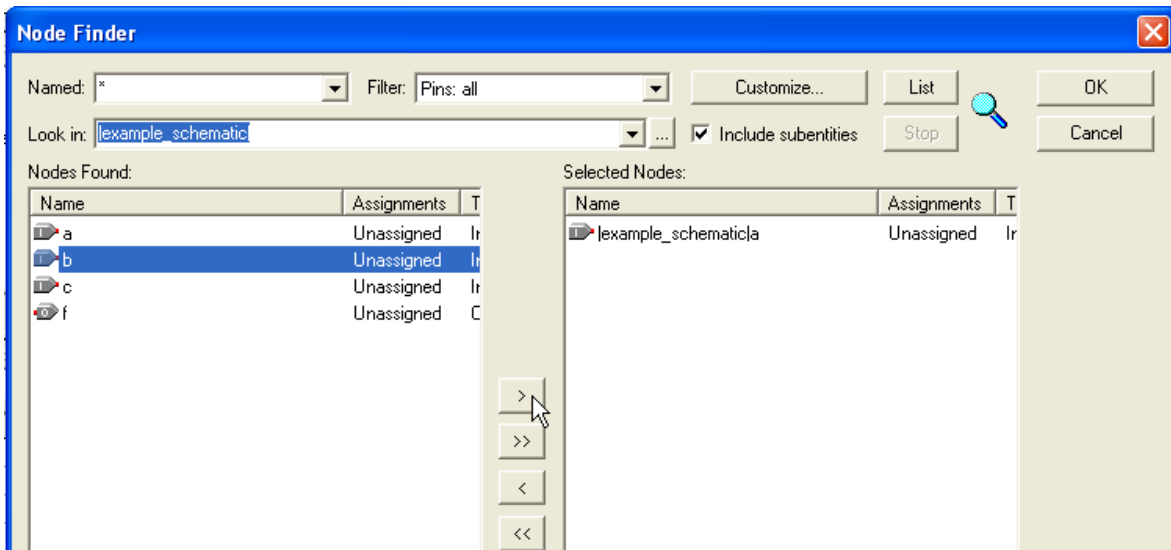


det

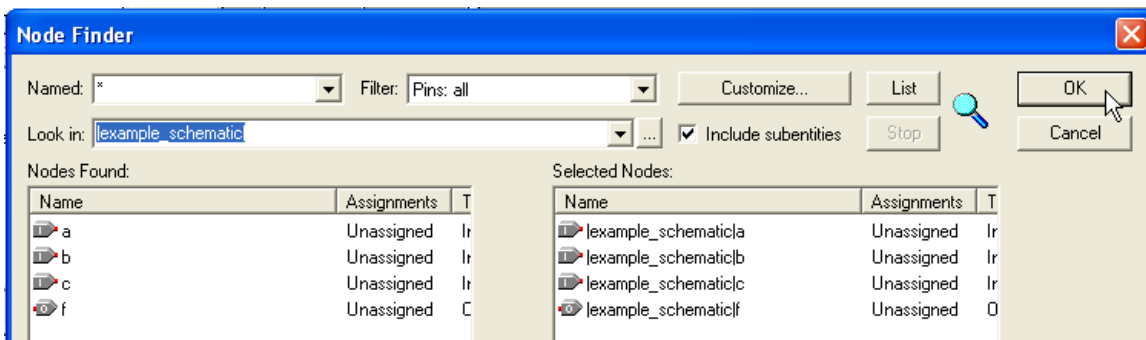
Nu kommer Node Finder vinduet tryk på list som vist nedenfor.



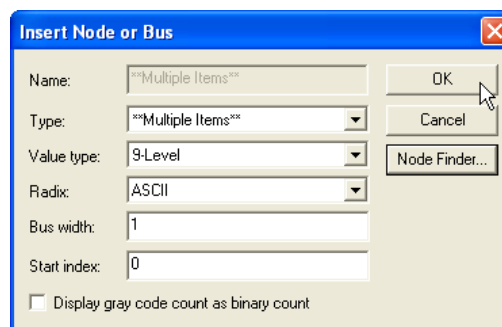
Vælg de enkelte Nodes en efter en og tilføj dem til ”Selected Nodes” som vist neden for.



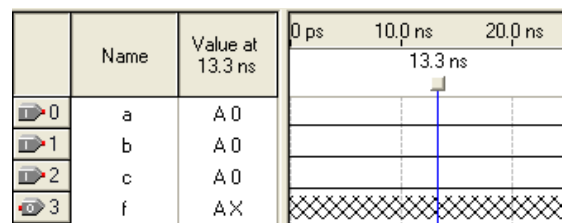
Og slut af med **OK**



Og nok en gang **OK**



Alle Nodes er nu tilføjet til dit pulsskema.

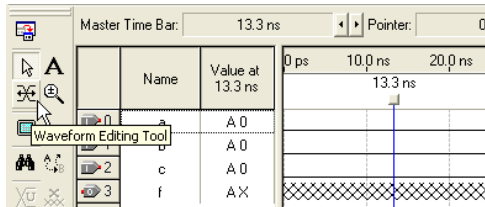




Hvis rækkefølgen af Nodes ikke er som de skal være kan du bytte om på dem ved at klikke med venstre museknap på den Node der skal flyttes slip knappen tryk igen og hold knappen nede og flyt den valgte Node til det sted du ønsker.

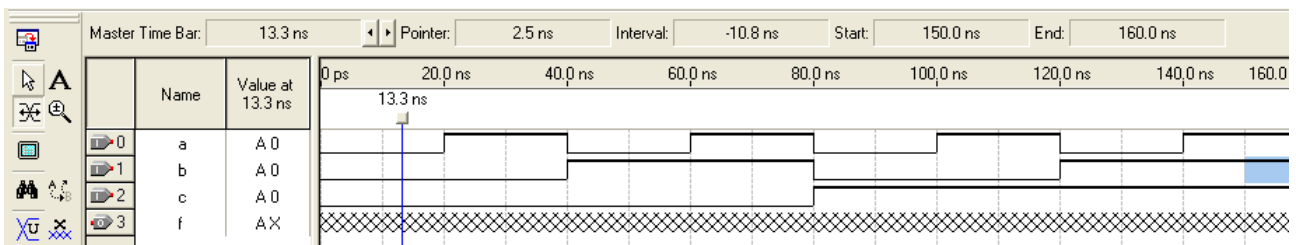
Du skal nu tegne dine test vektorer.

1.

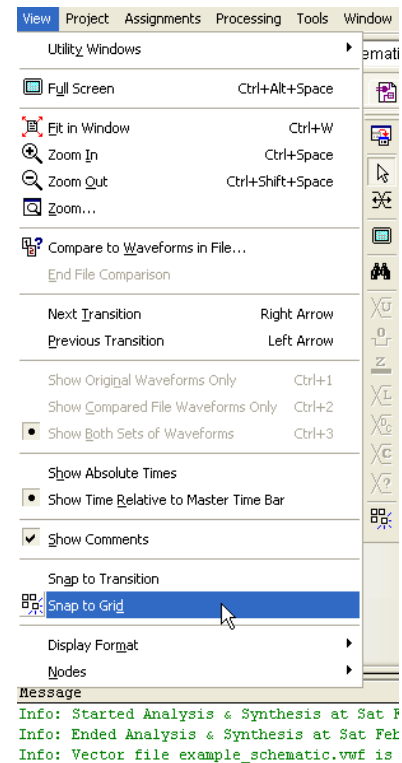


2.

Tegn test vektorerne som vist neden for. Hvis du ikke kan ramme tids intervallerne er Waveform Editoren ikke sat til "Snap to Grid" vælg **View > Snap to Grid**



Kommandoen **View > Snap to Grid** togler så du må prøve dig frem for at finde ud af om den er aktiv.

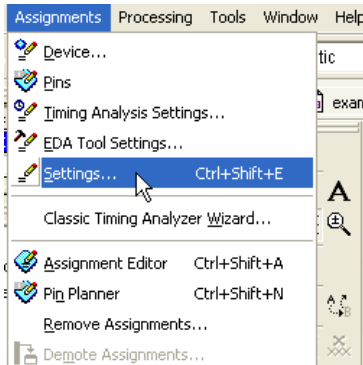


lidt

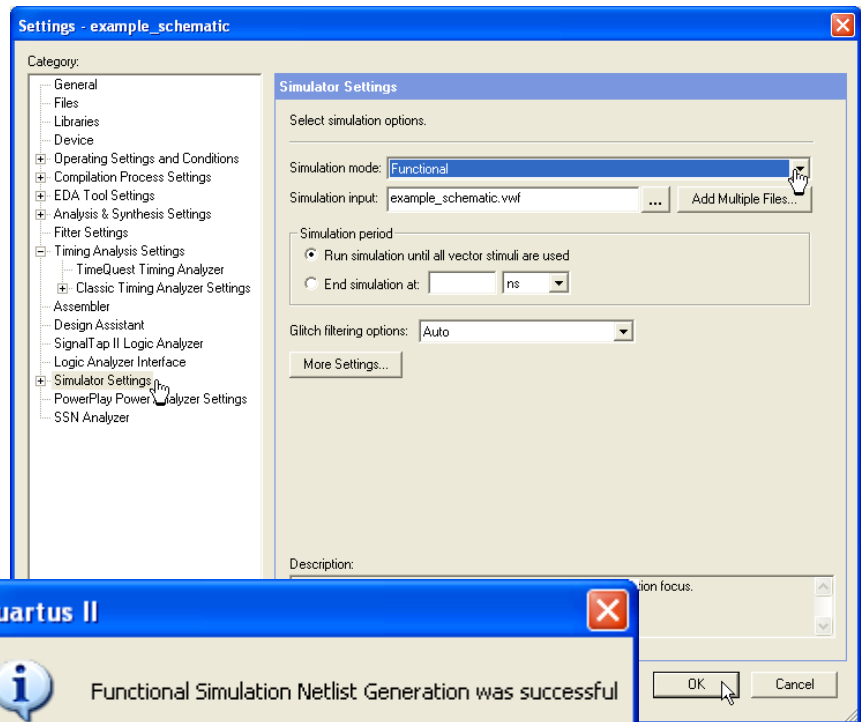
Husk at gemme din file inden du går videre.

Du skal nu simulere kredsløbet. Der vælges "functional simulation" der kun viser hvordan dit kredsløb virker uden at tage hensyn til evt. hazard der kunne skyldes timing.

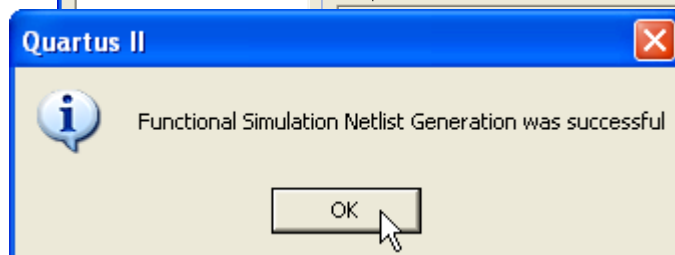
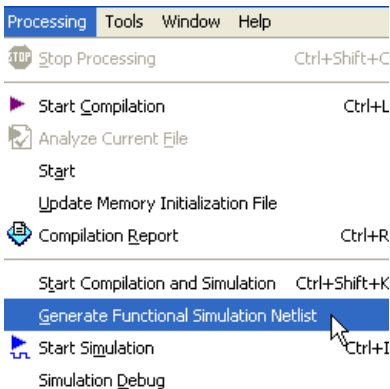
1.



2. Vælg **Simulator Settings** der efter **Simulation mode** som sættes til **Functional** og tryk **OK**.



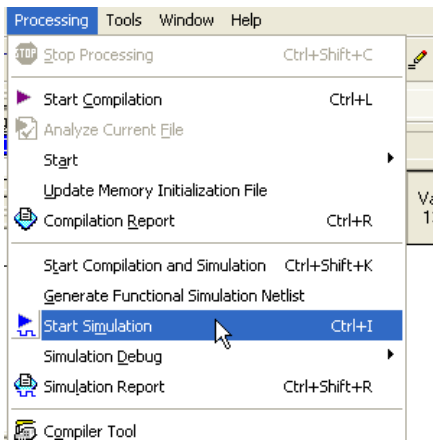
3. Der skal nu genereres en net liste. Gør som vist neden for.



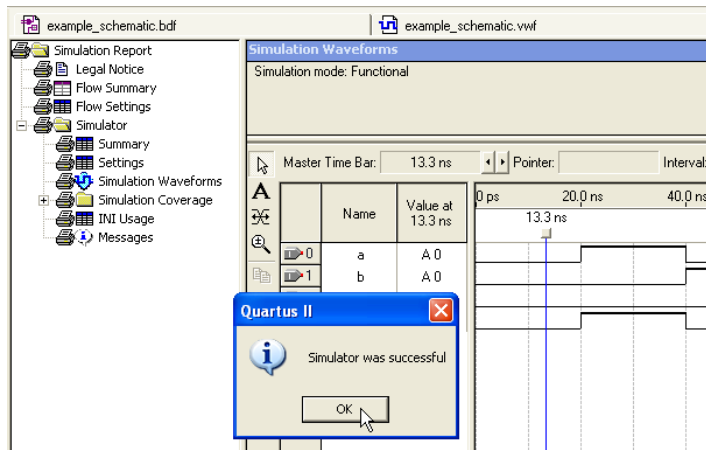
Om lidt vil det vise sig om designet virker som forventet.

Start af simulering.

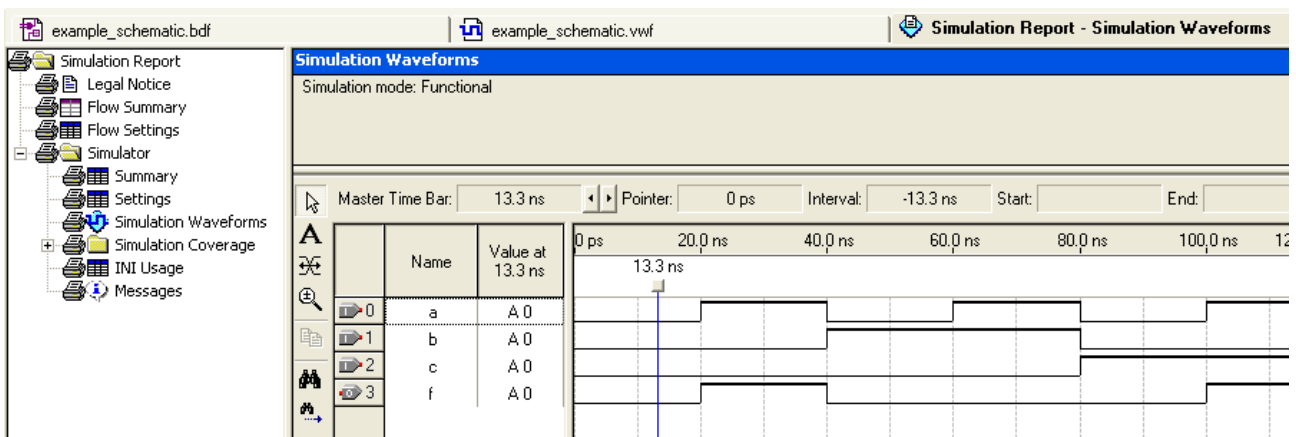
1.



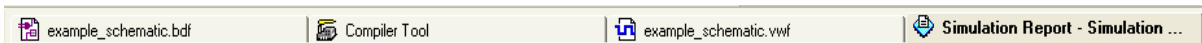
2.



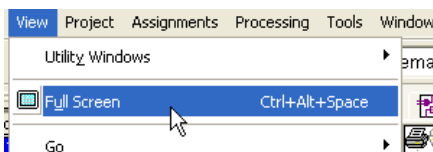
Der er nu genereret data på Node f.



Prøv de fire knapper her under. Hvad gør de?



Du skal nu til at sammenligne det output Quartus II har genereret med en sandheds tabel. Du kan vælge at gøre det ved at se på skærmen eller ved at printe test vektorerne ud. Det er muligt at få vinduet med test vektorerne til at fylde hele skærmen.

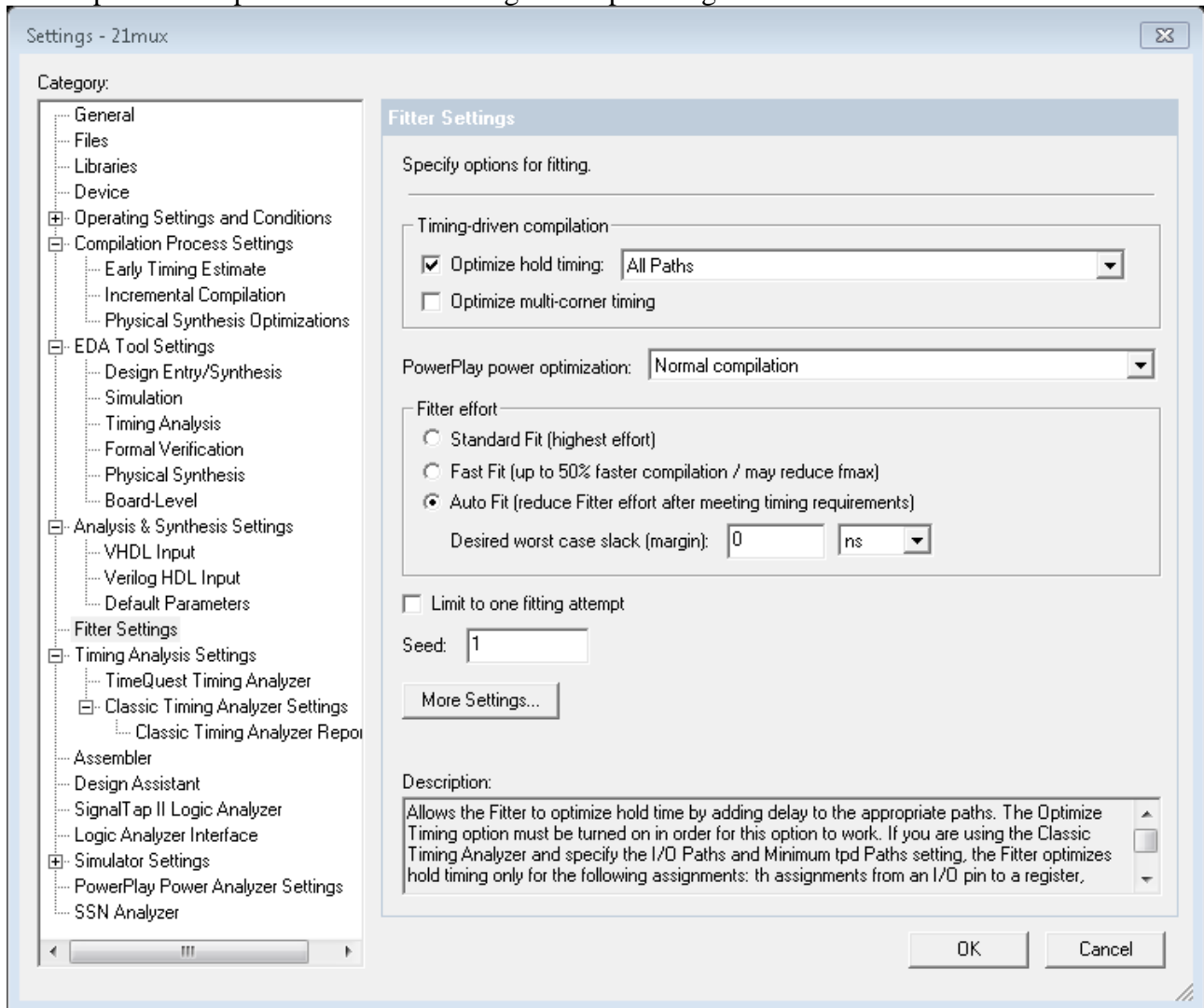


Du kan også printe siden ud.

## Fitter settings!!

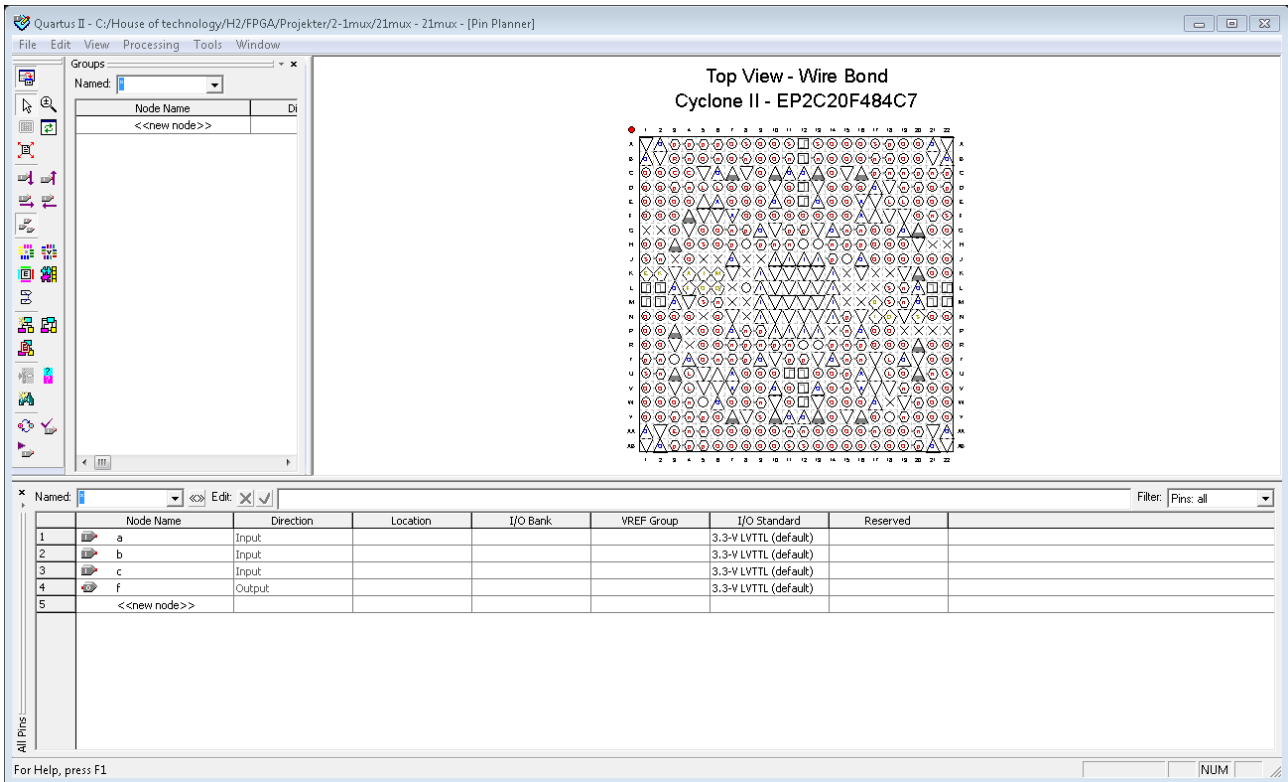
Tryk på "Assignments" og "Settings"

Være opmærksom på at under fitter settings skal opsætning se således ud!



## Programmering af boardet DE-1

Før boardet programmeres, skal benene på FPGA-kredsen assignes til tegningens ben! Tryk på "Assignments" og derefter "Pin planner" og nedenstående billede fremkommer. Tryk 2 gange på rubrikken location og en liste med alle ben på FPGA'en fremkommer! Skriv navnet på det ben der skal benyttes, se tabel som kan findes på mars.tekkom.dk!



### Toggle Switch Pin List

Table 2-11 lists the FPGA pins assigned to the toggle switches.

Switch	FPGA Pin	Description
SW[0]	PIN_L22	Toggle Switch[0]
SW[1]	PIN_L21	Toggle Switch[1]
SW[2]	PIN_M22	Toggle Switch[2]
SW[3]	PIN_V12	Toggle Switch[3]
SW[4]	PIN_W12	Toggle Switch[4]
SW[5]	PIN_U12	Toggle Switch[5]
SW[6]	PIN_U11	Toggle Switch[6]
SW[7]	PIN_M2	Toggle Switch[7]
SW[8]	PIN_M1	Toggle Switch[8]
SW[9]	PIN_L2	Toggle Switch[9]

## LED Pin List

Table 2–12 lists the FPGA pins assigned to the LEDs.

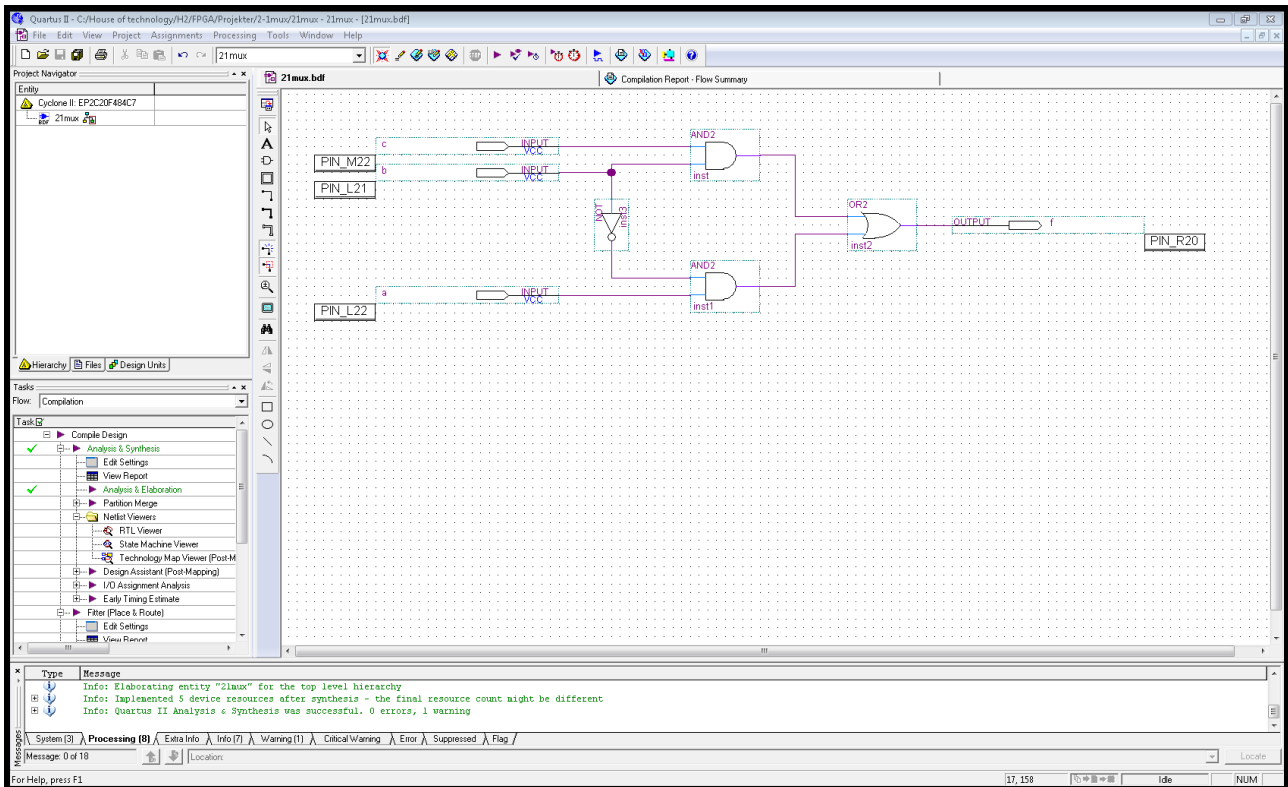
Signal Name	FPGA Pin	Description
LEDR[0]	PIN_R20	LED Red[0]
LEDR[1]	PIN_R19	LED Red[1]
LEDR[2]	PIN_U19	LED Red[2]
LEDR[3]	PIN_Y19	LED Red[3]
LEDR[4]	PIN_T18	LED Red[4]
LEDR[5]	PIN_V19	LED Red[5]
LEDR[6]	PIN_Y18	LED Red[6]
LEDR[7]	PIN_U18	LED Red[7]
LEDR[8]	PIN_R18	LED Red[8]
LEDR[9]	PIN_R17	LED Red[9]
LEDG[0]	PIN_U22	LED Green[0]
LEDG[1]	PIN_U21	LED Green[1]
LEDG[2]	PIN_V22	LED Green[2]
LEDG[3]	PIN_V21	LED Green[3]
LEDG[4]	PIN_W22	LED Green[4]
LEDG[5]	PIN_W21	LED Green[5]
LEDG[6]	PIN_Y22	LED Green[6]
LEDG[7]	PIN_Y21	LED Green[7]

## Eksempel!

The screenshot shows the Quartus II Pin Planner interface. The main window displays a top view wire bond diagram for a Cyclone II - EP2C20F484C7 device. The diagram shows a grid of pins with various symbols indicating connections. Below the diagram is a table with the following data:

Node Name	Direction	Location	I/O Bank	VREF Group	I/O Standard	Reserved
a	Input	PIN_L22	5	B5_N1	3.3-V LVTTTL (default)	
b	Input	PIN_L21	5	B5_N1	3.3-V LVTTTL (default)	
c	Input	PIN_M22	6	B6_N0	3.3-V LVTTTL (default)	
f	Output	PIN_R20	6	B6_N0	3.3-V LVTTTL (default)	
<<new node>>						

At the bottom of the window, it says "For Help, press: F1" and "NUM".



Observer at pin navnene er mærkede på de 4 terminaler.  
 Nu kan boardet programmeres, tryk på ”Tools” og derefter ”Programmer”.  
 Husk at DE-1 boardets switch skal stå i RUN, før der trykkes på ”Programmer”